

## ⑫ 公開特許公報(A)

昭60-137147

⑤ Int. Cl.

H 04 L 7/00  
H 04 B 1/74

識別記号

庁内整理番号

6745-5K  
6745-5K

⑬ 公開 昭和60年(1985)7月20日

審査請求 未請求 発明の数 1 (全5頁)

⑭ 発明の名称 クロック切替方式

⑮ 特 願 昭58-248174

⑯ 出 願 昭58(1983)12月26日

⑰ 発 明 者 島 崎 茂 樹 東京都港区芝5丁目33番1号 日本電気株式会社内  
 ⑱ 発 明 者 八 木 久 雄 東京都港区芝5丁目33番1号 日本電気株式会社内  
 ⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号  
 ⑳ 代 理 人 弁理士 住田 俊宗

## 明 細 書

## 1. 発明の名称

クロック切替方式

## 2. 特許請求の範囲

クロック発生器とマルチフレームパルス発生回路とを有する第1のクロック源と、同様な第2のクロック源と、外部からの系切替え指示入力によつて前記第1および第2のクロック源の出力するクロックパルスを切替え出力するクロック信号選択器と、前記第1および第2のクロック源の出力するマルチフレームパルスを切替え出力するマルチフレームパルス選択器とを備えて、いずれか一方のクロック源が故障したときは他方のクロック源によつてクロックパルスおよびマルチフレームパルスを供給するようにしたデジタル通信機器のクロック切替方式において、前記第1のクロック源のマルチフレームパルス発生回路の出力パルスによつてセットされ第2のクロック源のマルチフレームパルス発生回路の出力パルスによつてリセットされる系切替用マルチフレームパルス発生

回路と、該系切替用マルチフレームパルス発生回路の出力によつて前記クロック信号選択器の出力を禁止するクロック信号送出ゲートと、前記マルチフレームパルス選択器の出力と前記系切替用マルチフレームパルス発生回路の出力を結合して送出するマルチフレームパルス送出ゲートとを備えたことを特徴とするクロック切替方式。

## 3. 発明の詳細な説明

## 発明の属する技術分野

本発明は、デジタル通信機器のクロック供給回路に関し、特に、現用と予備のクロックを切替える際のクロック切替方式に関する。

## 従来技術

デジタル通信装置において機器内の各回路のタイミング同期をとるために、各種のタイミング発生回路に初期設定入力付カウンタを使用して、クロック供給回路から供給されるマルチフレームパルスによつてカウンタを初期設定し、以後クロック供給回路から供給されるクロックパルスをカウントすることによつて必要なタイミングを発生

するような回路が多く使用されている。このようなデジタル通信装置にクロックパルスおよびマルチフレームパルスを供給するクロック供給回路が、二重化されたクロック発生源およびマルチパルス発生回路を持っていて、各クロック発生源の位相が相互に独立である場合は、第1図(A)に示すような現用のマルチフレームパルス1から同図(B)に示すような予備のマルチフレームパルス2へ時刻4で切替えると、同図(C)に示すように切替え時におけるマルチフレームパルス1と2の間隔6が不整となり、切替え前のマルチフレームパルス1間の間隔5および切替え後のマルチフレームパルス2間の間隔7より短くなつて、通信機器内の論理回路の処理サイクルが途中で打切られる等の不都合を生じ、密込み誤り等種々の誤動作を発生させるという欠点がある。

#### 発明の目的

本発明の目的は、上述の従来欠点を解決し、切替え前後のマルチフレームパルス間隔に不整な状態が発生することを防止したクロック切替方式

を提供することにある。

#### 発明の構成

本発明のクロック切替方式は、クロック発生器とマルチフレームパルス発生回路とを有する第1のクロック源と、同様な第2のクロック源と、外部からの系切替え指示入力によつて前記第1および第2のクロック源の出力するクロックパルスを切替え出力するクロック信号選択器と、前記第1および第2のクロック源の出力するマルチフレームパルスを切替え出力するマルチフレームパルス選択器とを備えて、いずれか一方のクロック源が故障したときは他方のクロック源によつてクロックパルスおよびマルチフレームパルスを供給するようにしたデジタル通信機器のクロック切替方式において、前記第1のクロック源のマルチフレームパルス発生回路の出力パルスによつてセットされ第2のクロック源のマルチフレームパルス発生回路の出力パルスによつてリセットされる系切替用マルチフレームパルス発生回路と、該系切替用マルチフレームパルス発生回路の出力によつ

て前記クロック信号選択器の出力を禁止するクロック信号送出ゲートと、前記マルチフレームパルス選択器の出力と前記系切替用マルチフレームパルス発生回路の出力を結合して送出するマルチフレームパルス送出ゲートとを備えたことを特徴とする。

#### 発明の実施例

次に、本発明について、図面を参照して詳細に説明する。

第2図は、本発明の一実施例を示すブロック図である。すなわち、第1のクロック源8はクロック発生器10と、該クロック発生器10の出力するクロックパルスの一定数ごとに1回のマルチフレームパルスを出力するマルチフレームパルス発生回路11から構成され、第2のクロック源9は同様なクロック発生器12およびマルチフレームパルス発生回路13から構成され、クロック発生器10および12の出力をクロック信号選択器14に入力させ、マルチフレームパルス発生回路11および13の出力をマルチフレームパルス選

択器15に入力させる。系切替用マルチフレームパルス発生回路17は、外部から系切替指示入力16が供給されると、マルチフレームパルス発生回路11の出力するマルチフレームパルス1によつてセットされマルチフレームパルス発生回路13の出力するマルチフレームパルス2によつてリセットされるフリップフロップで構成する。クロック信号選択器14およびマルチフレームパルス選択器15は、系切替用マルチフレームパルス発生回路17の出力によつて入力信号を切替え出力する選択器であり、クロック信号選択器14の出力は、クロック信号送出ゲート19を介してクロックパルス21として出力され、マルチフレームパルス選択器15の出力と系切替用マルチフレームパルス発生回路17の出力がマルチフレームパルス送出ゲート20でオア結合されてマルチフレームパルス22として出力される。クロック信号送出ゲート19は、系切替用マルチフレームパルス発生回路17の出力によつて閉じるゲートである。

次に、本実施例の動作について説明する。第3図は、第2図の各部信号を示すタイムチャートで、同図(A)は、マルチフレームパルス発生回路11が出力するマルチフレームパルス1を、同図(B)は、マルチフレームパルス発生回路13が出力するマルチフレームパルス2を示し、同図(C)は、マルチフレームパルス送出ゲート20から出力されるマルチフレームパルスを示す。今、第1のクロック源8を現用系とし、第2のクロック源9を待機系として時刻29において系切替えを行なうときは、時刻29に系切替指示入力16が系切替用マルチフレームパルス発生回路17に供給され、系切替用マルチフレームパルス発生回路17がマルチフレームパルス1によつてセットされマルチフレームパルス2によつてリセットされるから、系切替用マルチフレームパルス発生回路17の出力する系切替用マルチフレームパルス18は、第3図(C)に示すようになる。従つて、マルチフレームパルス送出ゲート20の出力するマルチフレームパルス22は、同図に示

すように、切替え前のマルチフレームパルス1と切替え中の系切替用マルチフレームパルス18と切替え後のマルチフレームパルス2とから構成され、切替え前のマルチフレームパルス1と系切替用マルチフレームパルス18との間隔はマルチフレームパルス1間の間隔5と同じであり、系切替用マルチフレームパルス18と切替え後のマルチフレームパルス2との間隔は、マルチフレームパルス2間の間隔7と同じである。勿論、マルチフレームパルス1とマルチフレームパルス2とは、ほぼ同じ周期で出力されていて、その間には一定数のクロックパルスが出力されている。従つて、マルチフレームパルス1と系切替用マルチフレームパルス18の間に、クロック信号送出ゲート19から出力されるクロックパルス数と、系切替用マルチフレームパルス18とマルチフレームパルス2間に送出されるクロックパルス数は同じである。系切替用マルチフレームパルス18の送出されている間は、クロック信号送出ゲート19が閉じているから、クロックパルスは送出されな

い。従つて、本実施例のクロックパルスとマルチフレームパルスは、系切替え中に機器内の論理回路に誤動作を発生させないでクロック切替えを行なうことができるという効果がある。

#### 発明の効果

以上のように、本発明においては、現用系のマルチフレームパルスでセットされ予備系のマルチフレームパルスでリセットされるフリップフロップによつて系切替用マルチフレームパルスを発生させ、かつ該系切替用マルチフレームパルス発生期間は、クロックパルスの送出を停止するように構成したから、系切替時にデジタル通信機器に誤動作を発生させることなくクロック切替えを行なうことができるという効果がある。

#### 4. 図面の簡単な説明

第1図は従来のクロック切替方式によるクロック切替え時のマルチフレームパルスを示すタイムチャート、第2図は本発明の一実施例を示すブロック図、第3図は上記実施例の各部信号を示すタイムチャートである。

図において、1、2：マルチフレームパルス、8：第1のクロック源、9：第2のクロック源、10、12：クロック発生器、11、13：マルチフレームパルス発生回路、14：クロック信号選択器、15：マルチフレームパルス選択器、16：系切替指示入力、17：系切替用マルチフレームパルス発生回路、18：系切替用マルチフレームパルス、19：クロック信号送出ゲート、20：マルチフレームパルス送出ゲート。

出願人 日本電気株式会社

代理人 弁理士 住田俊宗

図 1

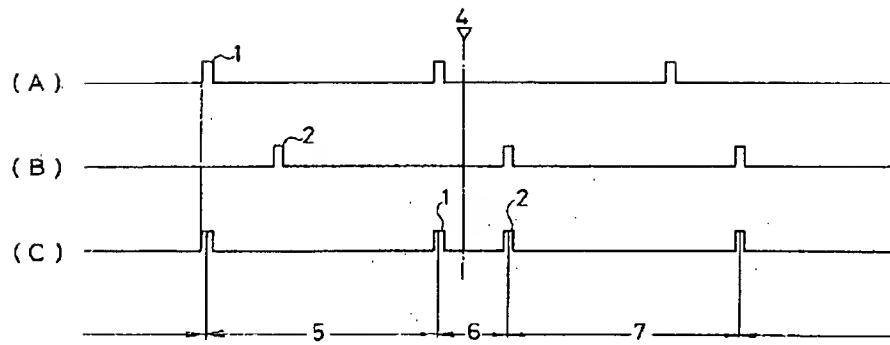


図 2

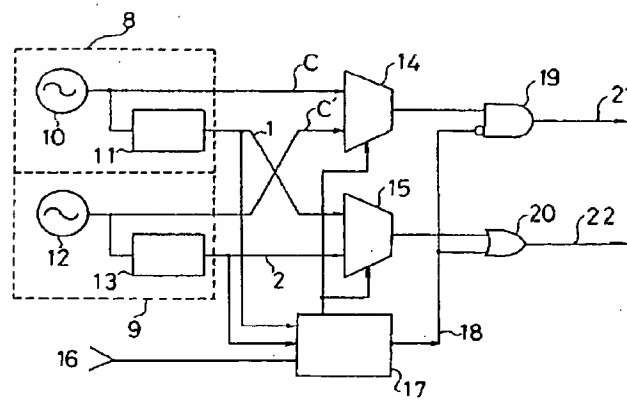
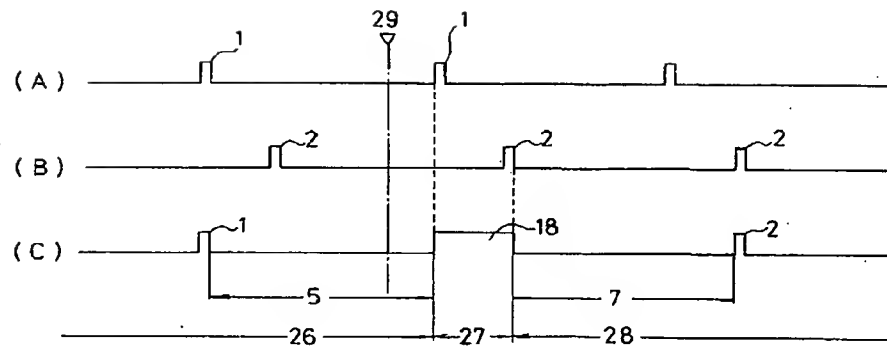


図 3



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**